

یک مفهوم جدید در طراحی مدارات RF با استفاده از ترانزیستورهای سیلیکون بر روی عایق

ندا پورداود^(۱) - آرش دقیقی^(۲)

(۱) کارشناسی ارشد - دانشکده برق، دانشگاه آزاد اسلامی، واحد نجف آباد

(۲) استادیار - دانشکده فنی، دانشگاه شهرکرد

تاریخ پذیرش: تابستان ۱۳۸۹

تاریخ دریافت: تابستان ۱۳۸۸

خلاصه: امروزه، ماسفت سیلیکون بر روی عایق، ماسفت قابل توجه پژوهشگران در مقیاس نانو می‌باشد. تفاوت این ماسفت با ماسفت بدنه تهی، وجود یک پرش بزرگ در پاسخ فرکانسی هدایت خروجی به دلیل وجود مقاومت بدنه مخالف صفر می‌باشد. دو پارامتر مهم که تحت تاثیر این تغییر رفتار هدایت خروجی قرار می‌گیرند عبارتند از: ۱- اعوجاج هارمونیک کلی ۲- نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم که از پارامترهای مهم جهت بررسی اثرات غیرخطی در مدارات فرکانس بالا می‌باشند. در این مقاله، رابطه‌ای جدید به دست آمده است که نشان می‌دهد با تنظیم دقیق ولتاژ بایاس درین و مقدار مقاومت بدنه (با تنظیم مکان قرارگیری اتصالات بدنه) می‌توان پرش هدایت خروجی را از بین برد. سپس با استفاده از نرم‌افزار شبیه ساز ادوات نیمه هادی، یک ماسفت سیلیکون بر روی عایق با اتصال بدنه با طول کانال 45 نانومتر ایجاد و روابط بر روی آن پیاده شده که نتایج به دست آمده با روابط کاملاً صدق می‌کند. در انتها، یک نمودار مهم به دست آمده است که از روی آن می‌توان مقادیر ولتاژ درین و مقاومت بدنه را به گونه‌ای به دست آورد که اثری از پرش در پاسخ فرکانسی هدایت خروجی نباشد. در انتها، بهبود در مقادیر اعوجاج هارمونیک کلی (THD) و اعوجاج هارمونیک سوم (HD3) و در نتیجه مقدار نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم (IP3) در یک تقویت کننده‌ی نویز پایین (LNA) با استفاده از ماسفت سیلیکون بر روی عایق با طول کانال 45 نانومتر نشان داده می‌شود.

کلمات کلیدی: ماسفت سیلیکون بر روی عایق با بدنه شناور، ماسفت سیلیکون بر روی عایق با اتصال بدنه، ماسفت سیلیکون بر روی عایق بدون پرش، اعوجاج هارمونیک کلی، نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم، تقویت کننده نویز پایین.

۱- مقدمه

ماسفت سیلیکون بر روی عایق نسبت به ماسفت بدنه سیلیکون، حدود 20 تا 35 درصد بهبود عملکرد داشته است [۱]. به دلیل حرکت به سمت ماسفتهای در مقیاس نانو، ماسفت سیلیکون بر روی عایق، یک ماسفت جایگزین برای ماسفت بدنه سیلیکون جهت کاربرد در سیستمهای بر روی چیپ که نیاز به عملکرد بالا و مصرف توان پایین و اثرات کانال کوتاه کمتر دارند، می‌باشد [۱]. دلیل بهبود عملکرد این ماسفتهای، حضور اکسید خوابانده شده در قسمت زیرین فیلم سیلیکونی می‌باشد که باعث کاهش خازنهای پارازیتی، افزایش سرعت، کاهش اثر کانال کوتاه و کاهش اثر مهمی به نام اثر قفل شدگی می‌باشد. با توجه به اینکه می‌توان از روابط ماسفت بدنه سیلیکون برای طراحی

ماسفت سیلیکون بر روی عایق قسمتی تهی شده نیز استفاده کرد، این ماسفت کاربرد بیشتری در بین ماسفتهای سیلیکون بر روی عایق پیدا کرده است. در مقابل، این ماسفت دارای یک سری اثرات غیر خطی به دلیل وجود پرش در پاسخ فرکانسی هدایت خروجی می‌باشد که دلیل وجود آنها در ماسفت سیلیکون بر روی عایق با بدنه شناور، اثری به نام کینک^۱ می‌باشد [۲].

در فرکانسهای پایین توانسته‌اند این پدیده را با استفاده از ماسفت سیلیکون بر روی عایق با اتصال بدنه از بین ببرند [۳]. به همین جهت، ماسفت سیلیکون بر روی عایق با اتصال بدنه توجه زیادی را به خود جلب کرده است. اما با توجه به اینکه هر روزه طول کانال و ضخامت فیلم سیلیکونی در ماسفتهای در حال کوچک تر شدن می‌باشند، مقدار

بر روی عایق بدون پرش، باعث کاهش اثرات غیرخطی در تقویت کننده‌ی نویز پایین می‌شود. جهت شبیه‌سازی از نرم‌افزار شبیه ساز ادوات نیمه‌هادی^۵ (ISE-TCAD) که در شرکتهای بزرگی همچون Intel و Texas Instrument جهت طراحی نیمه هادیها کاربرد وسیعی دارد استفاده شده است [۵].

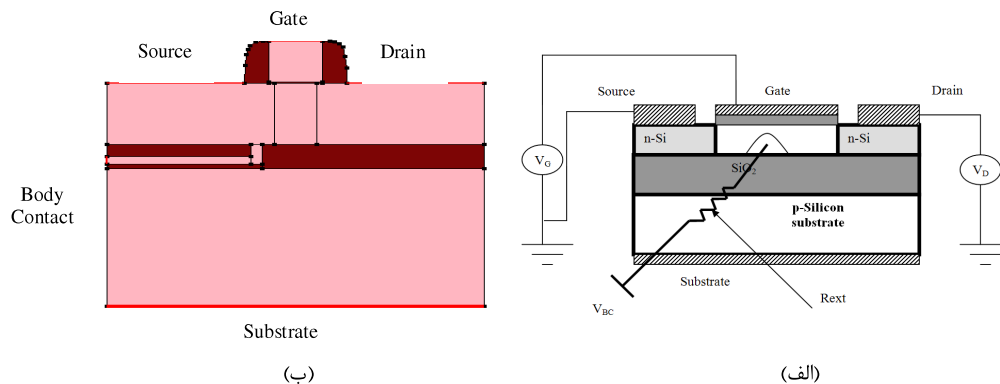
۲- ساختار ماسفت سیلیکون بر روی عایق با اتصال بدنه

ماسفت مورد بررسی، یک ماسفت سیلیکون بر روی عایق با اتصال بدنه با زیر بدنه‌ای دارای دوپینگ استاندارد می‌باشد (چون در این مقاله، هدف بررسی و کم کردن اثرات پرشهای موجود در پاسخ فرکانسی هدایت خروجی به دلیل حضور زیر بدنه نمی‌باشد). طول گیت (L) و ضخامت اکسید گیت (t_{ox}) به ترتیب برابر با 45 نانومتر و 1.8 نانومتر می‌باشند. مقدار دوپینگ در فیلم سیلیکونی برابر با $10^{19}/cm^3$ می‌باشد و دوپینگ در درین و سورس با استفاده از روش گوسین با پیک $10^{20}/cm^3$ انجام گرفته است (مقادیر دوپینگ در قسمتهای مختلف، بر اساس مقادیر طراحی شده برای پارامترهایی همچون ولتاژ آستانه، جریان در حالت روشن بودن و جریان در حالت خاموش بودن به دست آمده‌اند). همچنین باید توجه داشت که ماسفت از نوع کانال n می‌باشد. ماسفت مورد بررسی دارای یک اتصال برای بدنه شناور جهت از بین بردن اثر کینک می‌باشد. همچنین، برای کاهش اثرات پارازیتی بین درین و گیت و بین سورس و گیت از سیلیساید استفاده شده است. شماتیک ماسفت مورد بررسی در شکل (۱) نمایش داده شده است. همانگونه که دیده می‌شود، جهت بررسی اثر مقاومت بدنه از یک مقاومت خارجی به نام Rext که به صورت سری با بدنه قرار گرفته است استفاده شده است. در واقع، این مقاومت خارجی به صورت یک پتانسیومتر عمل می‌کند که با تغییر آن، مقدار مقاومت بدنه کم و زیاد می‌شود. در نتیجه، می‌توان اثر مقاومت بدنه بر روی رفتار ماسفت را بررسی کرد. مقادیری که برای Rext در نظر گرفته می‌شود باید به صورتی باشد که در ماسفتهای ایجاددی در عمل، کاربردی و قابل پیاده‌سازی باشند.

مقاومت بدنه در این ماسفتهای قابل ملاحظه می‌شود و ممکن است مقاومت آنقدر زیاد شود که رفتار این ماسفتهای همانند ماسفتهای سیلیکون بر روی عایق با بدنه شناور شود [۴]. حتی اگر هم مقدار مقاومت بدنه کم باشد، پرش در هدایت خروجی در فرکانسهای بالاتر باز هم در ماسفتهای سیلیکون بر روی عایق با اتصال بدنه اتفاق می‌افتد. در هر صورت، با هر مقدار مقاومت بدنه که اعمال می‌شود یک پرش در پاسخ فرکانسی هدایت خروجی به وجود می‌آید.

همانگونه که می‌دانیم امروزه تلاش بر این است که از ماسفتهای سیلیکون بر روی عایق، در مدارات آنالوگ فرکانس بالا استفاده کنند و یکی از پارامترهای موثر در طراحی این مدارات، هدایت خروجی می‌باشد. حال اگر هدایت خروجی در هر فرکانسی رفتار متغیری از خود نشان دهد، باعث اثرات نامطلوب از جمله افزایش اعوجاج هارمونیک کلی^۶ و کاهش پارامتر مهمی به نام نقطه تقاطع دامنه‌ی خروجی هارمونیک اصلی و هارمونیک سوم^۷ می‌شود که هر دو از پارامترهای بسیار مهم در طراحی مدارات فرکانس بالا از جمله تقویت کننده‌های نویز پایین^۸ می‌باشند. با توجه به این موارد، بایستی دنبال راه حلی بود که بتوان به طور کل پرش را در پاسخ فرکانسی هدایت خروجی از بین برد تا بتوان اثرات غیر خطی را کاهش داد و بتوان با اطمینان بیشتری از ماسفتهای سیلیکون بر روی عایق جهت کاربرد در مدارات آنالوگ فرکانس بالا استفاده کرد.

در این مقاله قصد بر این می‌باشد تا بتوان با تنظیم مقادیر مقاومت بدنه و ولتاژ درین، پرش موجود را در یک ماسفت سیلیکون بر روی عایق با اتصال بدنه از بین برد. ماسفتی که مورد بررسی قرار گرفته است یک ماسفت سیلیکون بر روی عایق با اتصال بدنه با طول کانال 45 نانومتر می‌باشد. رنج فرکانسی شبیه سازی شده تا صد گیگا هرتز در نظر گرفته شده است. سپس، بهبود در مقادیر اعوجاج هارمونیک کلی و نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم در یک تقویت کننده‌ی نویز پایین طراحی شده با استفاده از ماسفت سیلیکون بر روی عایق بدون پرش به جای ماسفت سیلیکون بر روی عایق با اتصال بدنه بررسی می‌شود و نشان داده می‌شود که استفاده از ماسفت سیلیکون

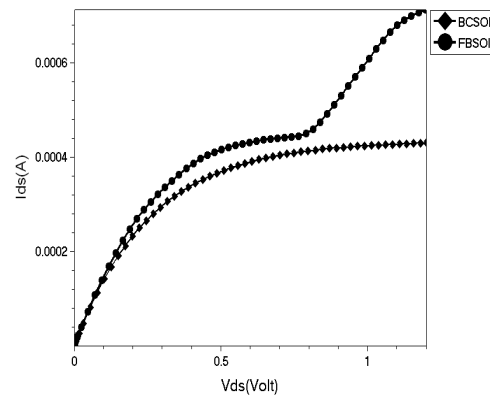


شکل (۱): (الف) نمای ماسفت سیلیکون بر روی عایق با اتصال بدنه همراه با مقاومت خارجی سری (Rext) قرار گرفته با بدنه جهت تغییر مقاومت بدنه [۴] (ب) ساختار دو بعدی ماسفت سیلیکون بر روی عایق با اتصال بدنه در محیط ISE-TCAD

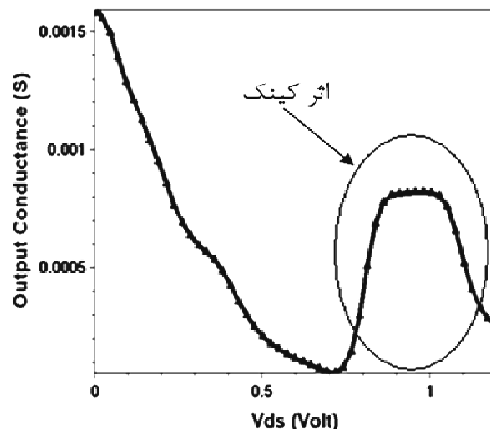
Fig. (1): (a)-Structure of BC SOI with an external body resistance for changing the intrinsic body resistance (b)-2 dimensional structure of BC SOI in ISE-TCAD semiconductor simulation environment

۳- بررسی رفتار ماسفت سیلیکون بر روی عایق قسمتی تهی شده (با بدنه شناور و با اتصال بدنه)

در شکل (۲)، نمودار جریان درین-ولتاژ درین برای هر دو ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور (بدون هیچ اتصالی برای بدنه) و سیلیکون بر روی عایق با اتصال بدنه نشان داده شده است. همانگونه که انتظار می‌رود، یک پرش در نمودار جریان درین-ولتاژ درین ماسفت سیلیکون بر روی عایق با بدنه شناور به دلیل حضور بدنه‌ی شناور در ساختار ماسفت در ولتاژ درین حدوداً برابر با 0.8 ولت اتفاق می‌افتد که با افزایش ناگهانی جریان درین در یک ولتاژ درین خاص، هدایت خروجی نیز یک افزایش ناگهانی می‌یابد که در شکل (۳) نیز نمایش داده شده است. اما با ایجاد اتصال بدنه در ساختار ماسفت و تبدیل آن به ماسفت سیلیکون بر روی عایق با اتصال بدنه، اثر کینک به طور کامل از میان می‌رود.



شکل (۲): نمودار جریان درین-ولتاژ درین در ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور (دایره) و ماسفت سیلیکون بر روی عایق با اتصال بدنه (لوزیها) دارای طول کانال برابر با 45 نانومتر و در ولتاژ گیت برابر با 1.2 ولت
Fig. (2): Id-Vd characteristic of FB SOI (circles) and BC SOI (diamonds) MOSFETs with L=45nm and Vg=1.2 Volt



شکل (۳): اثر حضور پرش کینک در نمودار هدایت خروجی-ولتاژ درین در ماسفت سیلیکون بر روی عایق قسمتی تهی شده
Fig. (3): The presence of kink effect in g_d -Vd characteristic of PD SOI MOSFET

شاید اینگونه به نظر برسد که وجود مقاومت بدنه هیچ اثری در رفتار ماسفت ایجاد نمی‌کند، اما با توجه به اینکه سایز ماسفتها در حال کوچک شدن می‌باشد، این مقاومت رفته رفته اهمیت می‌یابد و ممکن است مقدار این مقاومت به حدی قابل ملاحظه شود که اتصال بدنه تاثیر خود را از دست دهد و رفتار ماسفت سیلیکون بر روی عایق با اتصال بدنه همانند ماسفت سیلیکون بر روی عایق با بدنه شناور شود. بایستی به این نکته توجه داشت که اثر مقاومت بدنه در پاسخ فرکانسی هدایت خروجی بهتر نمایان می‌شود. به همین جهت، نیاز است تا رفتار فرکانسی هر دو ماسفت به طور کامل بررسی شود.

الف- پاسخ فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق قسمتی تهی شده

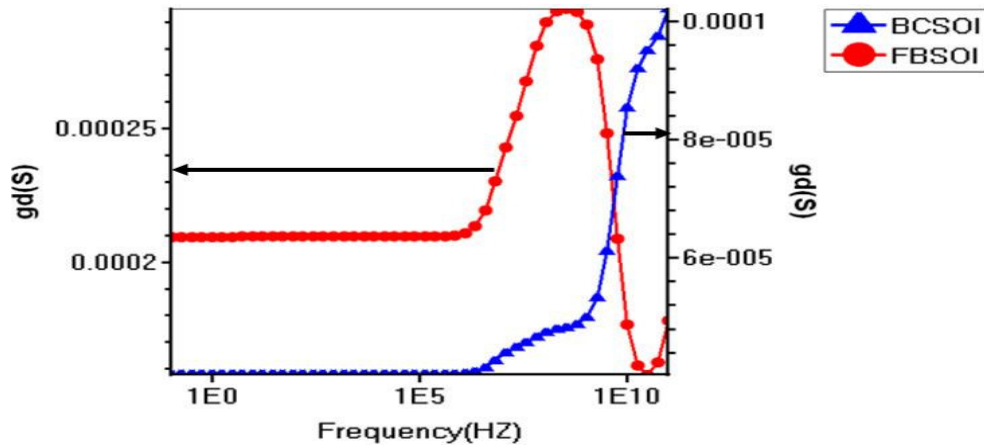
در این قسمت، رفتار پاسخ فرکانسی هر دو نوع ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور و ماسفت سیلیکون بر روی عایق با اتصال بدنه بررسی می‌شود تا اثر مقاومت بدنه بهتر مشخص شود. ماسفتهای بررسی شده هر دو دارای طول کانال برابر با 45 نانومتر و دارای ساختار فیزیکی یکسان می‌باشند و تنها تفاوت آنها وجود یک اتصال بدنه در ساختار ماسفت سیلیکون بر روی عایق با اتصال بدنه می‌باشد. نمودار پاسخ فرکانسی هر دو نوع ماسفت در شکل (۴) مشخص می‌باشد. با مقایسه‌ی دو نمودار در فرکانسهای پایین مشخص است که هدایت خروجی در فرکانسهای پایین در ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور به علت وجود اثر کینک بسیار بزرگتر از ماسفتی است که در آن از اتصال بدنه استفاده می‌شود.

در واقع، با توجه به شکل جریان درین بر حسب ولتاژ درین مربوط به ماسفت سیلیکون بر روی عایق با بدنه شناور در شکل (۲)، جریان درین در یک ولتاژ درین خاص به صورت ناگهانی افزایش می‌یابد و با توجه به رابطه‌ی هدایت خروجی ($g_d = \partial I_d / \partial V_d$)، هدایت خروجی نیز یک افزایش شدید می‌یابد. پس در فرکانسهای پایین، هدایت خروجی در ماسفت سیلیکون بر روی عایق با بدنه شناور نسبت به ماسفت سیلیکون بر روی عایق با اتصال بدنه زیاده‌تر است. حال می‌دانیم که اثر کینک وابسته به فرکانس می‌باشد و با افزایش فرکانس این اثر رفته رفته کاهش می‌یابد تا اینکه در یک فرکانس خاص که همان فرکانس قطع می‌باشد، این اثر به طور کامل از بین می‌رود و هدایت خروجی کاهش می‌یابد. دلیل پرش دوم در ماسفت سیلیکون بر روی عایق با بدنه شناور در شکل (۴) به دلیل همین از بین رفتن اثر کینک می‌باشد. در مقابل، در یک ماسفت سیلیکون بر روی عایق با اتصال بدنه به دلیل اینکه اثر کینک با ایجاد اتصال بدنه در فرکانسهای پایین از بین می‌رود، هدایت خروجی کاهش می‌یابد. اما همانگونه که در شکل (۴) هم مشخص است، در ماسفت سیلیکون بر روی عایق با اتصال بدنه، در فرکانسهای بالا هدایت خروجی شروع به افزایش می‌کند و یک پرش افزایشی شدید در پاسخ فرکانسی در فرکانسهای بالا به وجود می‌آید. این پرش به دلیل اثر مقاومت بدنه می‌باشد و این همان پرش دوم

می‌افتد که رفتار آن وابسته به فرکانس می‌باشد. در فرکانسهای پایین با بالا رفتن ولتاژ درین از یک حدی به دلیل بالا رفتن دما و کاهش تحرک پذیری حاملها، جریان کانال کاهش می‌یابد و بنابراین هدایت خروجی هم کاهش پیدا می‌کند. اما با بالا رفتن فرکانس، دیگر حاملها قادر به دنبال کردن این فرکانس نیستند و اثر خود گرمایی رفته رفته از بین می‌رود و به همین علت، هدایت خروجی افزایش می‌یابد که علت وجود پرش اول در نمودارهای نشان داده شده در شکل (۴) همین اثر خود گرمایی می‌باشد. از طرفی، در ساختار ماسفت از یک دوپینگ استاندارد برای زیر بدنه استفاده شده است و دلیل پرش سوم موجود در پاسخ فرکانسی هدایت خروجی ماسفتها به دلیل وجود زیر بدنه می‌باشد.

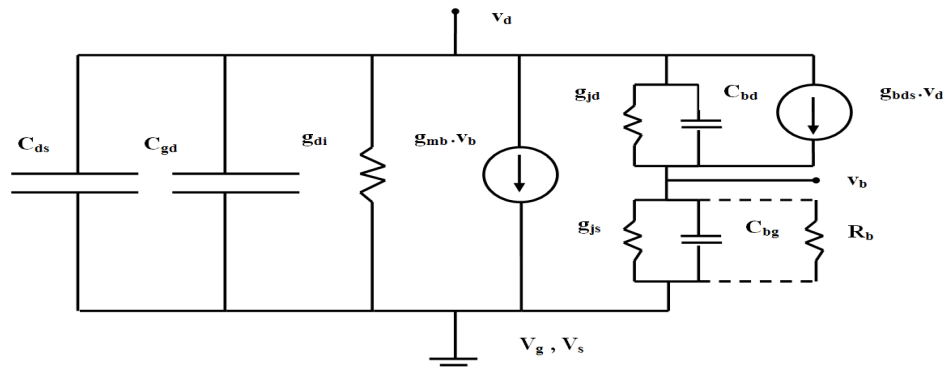
موجود در پاسخ فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق با اتصال بدنه در شکل (۴) می‌باشد. برای بررسی این وابستگی فرکانسی و اثر مقاومت بدنه لازم است که مدل سیگنال کوچک ماسفت سیلیکون بر روی عایق قسمتی تهی شده بررسی شود.

قبل از بررسی رفتار سیگنال کوچک، لازم است توجه داشت که با توجه به نمودارهای نمایش داده شده در شکل (۴)، دو پرش دیگر در پاسخ فرکانسی هدایت خروجی هر دو ماسفت وجود دارد. پرش اول به دلیل اثر خود گرمایی می‌باشد و پرش سوم موجود در هر دو ماسفت به دلیل حضور زیر بدنه با دوپینگ استاندارد می‌باشد [۶]. همانگونه که می‌دانیم، به دلیل وجود اکسید خوابانده شده در زیر فیلم سیلیکونی در ماسفتهای سیلیکون بر روی عایق، اثری به نام اثر خود گرمایی اتفاق



شکل (۴): پاسخ فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق با بدنه ی شناور(دوایر) و ماسفت سیلیکون بر روی عایق با اتصال بدنه (مثلثها) با طول کانال 45 نانومتر و در ولتاژ گیت و ولتاژ درین برابر با 1.2 ولت

Fig. (4): The output conductance frequency response of FB SOI (circles) and BC SOI (triangles) MOSFETs with $L=45\text{nm}$ and $V_d=V_g=1.2\text{ Volt}$



شکل (۵): مدل سیگنال کوچک یک ماسفت سیلیکون بر روی عایق قسمتی تهی شده از دید درین [۷]

Fig. (5): The small signal model of PD SOI MOSFET seen from drain terminal [7]

روی عایق با اتصال بدنه که مقاومت بدنه هم در مدل سیگنال کوچک وارد می شود، مقادیر صفر و قطب تعریف می شوند:

$$f_p = \frac{1}{2\pi} \frac{g_b}{(C_{bd} + C_{bg})} \quad (5)$$

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{g_b g_{bds}}{C_{bd}(C_{bd} + C_{bg})}}$$

همانگونه که از روابط (۵) مشخص است، مقادیر مربوط به فرکانسهای صفر و قطب در یک ماسفت سیلیکون بر روی عایق با اتصال بدنه، بستگی به مقدار مقاومت بدنه دارد. اگر مقاومت بدنه به اندازه کافی کوچک باشد، صفر در فرکانس کوچکتری قرار می گیرد و با افزایش مقاومت بدنه، قطب در فرکانس کوچکتر قرار می گیرد. در واقع، اگر مقاومت بدنه از یک حدی بزرگتر شود، رفتار ماسفت سیلیکون بر روی عایق با اتصال بدنه همانند ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور می شود. به عنوان مثال در نمودار به دست آمده در شکل (۴) در ماسفت سیلیکون بر روی عایق با اتصال بدنه با مقدار مقاومت 26 کیلو اهم (مقاومت نسبتاً کوچک) با استفاده از شبیه ساز ISE-TCAD به خوبی ملاحظه می شود که قطب در فرکانس بزرگتری نسبت به صفر قرار گرفته است. در ماسفت سیلیکون بر روی عایق با اتصال بدنه، مقادیر به دست آمده برای صفر و قطب به ازای مقاومت بدنه برابر با 26 کیلو اهم با استفاده از روابط (۵) تقریباً برابر با 3 گیگاهرتز و 50 گیگاهرتز می شوند که با فرکانسهای صفر و قطب پرش دوم در نمودار شکل (۴) مطابقت می کنند. به یک نکته باید توجه داشت که در این ماسفت طراحی شده، مقدار صفر در ماسفت سیلیکون بر روی عایق با بدنه شناور با مقدار قطب در ماسفت سیلیکون بر روی عایق با اتصال بدنه برابر شده‌اند و دلیلی وجود ندارد که در سایر ماسفتها این مقادیر یکسان شوند. همانگونه که بررسی شد، در هر دو نوع ماسفت سیلیکون بر روی عایق چه با اتصال بدنه و چه بدون اتصال بدنه، همواره پرش در پاسخ فرکانسی هدایت خروجی وجود دارد که باعث می شود تا رفتار ماسفت طراحی شده در فرکانسهای مختلف تغییر کند. پس نیاز است تا ماسفت به گونه‌ای طراحی شود که پرش موجود از بین برود.

ج- طراحی ماسفت جهت از بین بردن پرش در پاسخ فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق با اتصال بدنه

همانگونه که بررسی شد، پاسخ فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق با اتصال بدنه دارای یک جفت صفر و قطب می باشد. در نتیجه، جهت از بین بردن پرش موجود در پاسخ فرکانسی هدایت خروجی، می بایستی به گونه‌ای طراحی را انجام داد که صفر و قطب ماسفت بر روی هم قرار بگیرند. با توجه به رابطه‌ی (۵) و مساوی قرار دادن مقادیر مربوط به صفر و قطب به دست می آید:

$$R_D C_{bd} = R_B (C_{bs} + C_{bd}) \quad (6)$$

در رابطه (۶)، R_B مقاومت بدنه و R_D برابر $1/g_{bds}$ می باشد. همچنین بایستی توجه داشت که خازن بدنه - سورس (C_{bs})، مجموع خازن بدنه -

ب- مدل کامل سیگنال کوچک ماسفت سیلیکون بر روی عایق قسمتی تهی شده

مدل مورد بررسی در این قسمت، مدل کامل سیگنال کوچک یک ماسفت سیلیکون بر روی عایق قسمتی تهی شده از دید درین که در مرجع [۷] استفاده شده، می باشد که در شکل (۵) نیز نشان داده شده است. در این مدل، g_{js} و g_{jd} به ترتیب هدایت‌های پیوندی سورس و درین و C_{bd} و C_{bg} به ترتیب خازنهای بدنه-درین و بدنه-زمین (مجموع خازنهای بدنه-گیت و بدنه-سورس) می باشند. g_b همان هدایت مربوط به بدنه و g_{di} و g_{mb} به ترتیب هدایت انتقالی بدنه و هدایت خروجی ذاتی کانال می باشد. g_{bds} هم هدایت به وجود آمده به دلیل جریان ایجادی در اثر یونی‌زاسیون فشرده می باشد (I_i) که: ($g_{bds} = \partial I_i / \partial V_d$) [۸]. با توجه به این مدل ارایه شده، هدایت خروجی در یک ولتاژ گیت ثابت تعریف می شود:

$$G_d = \frac{\partial I_d}{\partial V_d} = g_{di} + \text{Re} \left(\frac{1 + g_{mb}(Z_{bs} + g_{bds} Z_{bd} Z_{bs})}{Z_{bd} + Z_{bs}} \right) \quad (1)$$

$$\cong g_{di} + g_{mb} \text{Re} \left(\frac{Z_{bs} + g_{bds} Z_{bd} Z_{bs}}{Z_{bd} + Z_{bs}} \right)$$

که Z_{bs} و Z_{bd} به ترتیب امپدانسهای بدنه - درین و بدنه - سورس می باشند که تعریف می شوند:

$$Z_{bs} = \frac{1}{g_{js} + j\omega C_{bg}} \quad (2)$$

$$Z_{bd} = \frac{1}{g_{jd} + j\omega C_{bd}}$$

البته باید توجه داشت که در ماسفت سیلیکون بر روی عایق با اتصال بدنه مقدار g_{js} با g_b جایگزین می شود.

با جایگذاری رابطه‌ی (۲) در رابطه‌ی (۱) به دست می آید:

$$G_d = g_{di} + g_{mb} \frac{g_{js} g_{bds} + \omega^2 C_{bd} (C_{bd} + C_{bg})}{g_{js}^2 + \omega^2 (C_{bd} + C_{bg})} \quad (3)$$

با توجه به رابطه‌ی (۳)، هدایت خروجی مربوط به یک ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور دارای یک جفت صفر و قطب است که برابری با:

$$f_p = \frac{1}{2\pi} \frac{g_{js}}{(C_{bd} + C_{bg})} \quad (4)$$

$$f_0 = \frac{1}{2\pi} \sqrt{\frac{g_{js} g_{bds}}{C_{bd}(C_{bd} + C_{bg})}}$$

با توجه به رابطه (۴) این گونه نتیجه می شود که در ماسفت سیلیکون بر روی عایق با بدنه‌ی شناوری که در ناحیه‌ی اشباع قرار گرفته است قطب در فرکانس کوچکتری نسبت به صفر قرار می گیرد که این رابطه با نتایج به دست آمده با استفاده از شبیه ساز ISE-TCAD در شکل (۴) کاملاً مطابقت دارد. با استفاده از روابط (۴)، مقدار قطب و صفر در ماسفت سیلیکون بر روی عایق با بدنه شناور تقریباً برابر با 400 مگاهرتز و 50 گیگاهرتز می شوند که با فرکانسهای قطب و صفر پرش دوم در نمودار شکل (۴) مطابقت دارند. اما در ماسفت سیلیکون بر

سورس و خازن بدنه- گیت (Cbg) می‌باشد. با قرار دادن مقادیر خازنها در رابطه (۶) به دست می‌آید:

$$R_B = \frac{R_D C_{bd0} \sqrt{\varphi_{bd}}}{C_{bd0} \sqrt{\varphi_{bd}} + \left(\frac{1}{3}\right) C_{bs0} \sqrt{\varphi_{bd} + V_D} + \frac{C_{bg0} \sqrt{\varphi_{bg}} \sqrt{\varphi_{bd} + V_D}}{\sqrt{\varphi_{bg} + V_G}}$$

بنابراین، اگر بتوان قرارگیری اتصالات بدنه یعنی تنظیم مقدار مقاومت بدنه و همچنین بایاسینگ ولتاژ درین را بگونه‌ای تنظیم کرد که مقدار مقاومت بدنه (R_B) برابر با رابطه‌ی (۷) شود، آنگاه می‌توان پرس موجود در پاسخ فرکانسی هدایت خروجی که در اثر مقاومت بدنه بوجود می‌آید را از بین برد. در واقع، می‌توان تنها با تنظیم مقاومت بدنه و ولتاژ درین، پرس را حذف نمود.

د- اهمیت کاهش اثرات غیر خطی ماسفتها در رفتار مدارات فرکانس بالا

از آنجایی که تقویت‌کننده‌های نویز پایین اولین طبقه در گیرنده‌های فرکانس بالا می‌باشند، حساسیت گیرنده توسط این طبقه کنترل می‌شود. در نتیجه، نیاز است تا هرچه می‌توان اثرات غیرخطی این طبقه را کاهش داد تا بتوان اطمینان گیرنده را افزایش داد. امروزه که ماسفت‌های سیلیکون بر روی عایق به عنوان یک تکنولوژی برتر در طراحی مدارات فرکانس بالا استفاده می‌شوند، اعوجاج که حاصل از رفتار غیرخطی این ماسفتها می‌باشد، عامل اصلی وارد شدن فرکانسهای ناخواسته در باند فرکانسی موردنظر می‌باشد. در واقع، وجود سیگنالهای مداخله‌گر در باند فرکانسی اصلی، باعث خراب شدن سیگنال در فرکانس اصلی در گیرنده می‌شود. اگر فرکانس سیگنال مورد نظر در یک گیرنده برابر با ω_1 باشد و سیگنال وارد شونده دیگر به گیرنده یک سیگنال ناخواسته و مداخله‌گر در فرکانس ω_2 باشد، فرکانسهای حاصل از مداخله‌ی داخلی این دو سیگنال ممکن است در باند فرکانسی موردنظر گیرنده قرار بگیرد و باعث درست کار نکردن گیرنده بشود. همین اتفاق می‌تواند برای حالتی که سیگنال موردنظر در نزدیکی دو سیگنال مداخله‌گر با دامنه‌های بزرگ قرار بگیرد نیز تکرار شود. پس نیاز است تا اثرات اعوجاج به خوبی بررسی شود و مدار به گونه‌ای طراحی شود که اعوجاج در مدار حداقل شود.

ه- اعوجاج هارمونیک

اعوجاج در واقع تفاوت بین شکل سیگنال خروجی و سیگنال ورودی مورد نظر می‌باشد. همانگونه که می‌دانید هنگامی که یک سیگنال وارد یک تقویت کننده نویز پایین می‌شود، مطلوب این است که در خروجی فقط دامنه‌ی سیگنال بدون هیچ تغییری در شکل سیگنال افزایش یابد. در واقع، اگر سیگنالی با فرکانس ω_1 و دامنه‌ی A وارد یک تقویت کننده‌ی نویز پایین شود، اگر این تقویت کننده دارای هیچگونه اثر غیر خطی نباشد، در خروجی فقط باید فرکانس ω_1 با دامنه‌ی چندین برابر

A وجود داشته باشد وگرنه سایر هارمونیکها که مهمترین آنها ω_1 و $3\omega_1$ (هارمونیکهای دوم و سوم) هستند نیز با دامنه‌های متفاوت پدیدار می‌شوند که این اصلا مطلوب نمی‌باشد و باعث خراب شدن شکل سیگنال خروجی می‌شود. باید توجه داشت که هرچه اثرات غیر خطی در یک تقویت کننده نویز پایین بیشتر باشد، دامنه‌ی هارمونیکهای دوم و سوم نیز افزایش می‌یابد. جهت بررسی اعوجاج هارمونیک از پارامتری به نام n امین اعوجاج هارمونیک (HD_n) (رابطه‌ی (۸)) استفاده می‌شود که به صورت نسبت مربع دامنه‌ی هارمونیک n ام (Y_n^2) به مربع دامنه‌ی هارمونیک اصلی (Y_1^2) تعریف می‌شود:

$$HD_n = \frac{|Y_n^2|}{|Y_1^2|} \quad (8)$$

و اعوجاج هارمونیک کلی تعریف می‌شود:

$$THD = \sqrt{\frac{\sum_{n=2}^{\infty} Y_n^2}{Y_1^2}} \quad (9)$$

که Y_1, Y_2, Y_n به ترتیب دامنه‌ی هارمونیک اصلی، دامنه‌ی هارمونیک دوم و دامنه‌ی هارمونیک n ام می‌باشند. حال هرچه یک تقویت کننده‌ی نویز پایین غیرخطی تر باشد، مقدار اعوجاج هارمونیک کلی نیز بیشتر می‌شود. پس یکی از پارامترها جهت مقایسه‌ی اثر غیر خطی، اعوجاج هارمونیک کلی می‌باشد.

و- نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم

اگر یک تقویت کننده‌ی نویز پایین را در نظر بگیریم که ورودی آن یک سیگنال سینوسی می‌باشد، تغییرات دامنه‌ی خروجی هارمونیک اصلی و هارمونیک سوم بر اساس اندازه‌ی دامنه‌ی ورودی تغییر می‌کند. در واقع، هنگامی که دامنه‌ی ورودی به اندازه‌ی کافی کوچک باشد، دامنه‌ی خروجی هارمونیک n ام با توان n ام دامنه‌ی سیگنال ورودی افزایش می‌یابد. اما اگر که دامنه‌ی ورودی از یک حدی بیشتر باشد، دیگر این رابطه برقرار نخواهد بود و دامنه‌ی خروجی هارمونیک اصلی سریعتر یا کندتر از حالت خطی افزایش می‌یابد که به ترتیب افزایش و کاهش بهره را به دنبال خواهد داشت. در حالتی که کاهش بهره اتفاق می‌افتد، نقطه‌ای از ورودی که در آن دامنه‌ی هارمونیک اصلی در خروجی تقویت کننده نویز پایین که دارای اثرات غیرخطی می‌باشد، 1 dB و یا 3dB کمتر از مقدار خروجی هارمونیک اصلی در حالت خطی باشد را P_{-1dB} یا P_{-3dB} گویند. بر همین اساس، محدوده‌ی دینامیکی ورودی، بیشترین حد دامنه‌ی ورودی است که در آن مدار بتواند عمل کند بدون اینکه سیگنال خروجی خراب شود که به آن نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم گویند. این پارامتر یکی از مهمترین پارامترها در بررسی اثرات غیرخطی به خصوص تقویت کننده‌های نویز پایین می‌باشد که طبق رابطه (۱۰) تعریف می‌شود:

$$IP3 = \frac{A}{\sqrt{HD_3}} \quad (10)$$

که بنابر رابطه‌ی (۸):

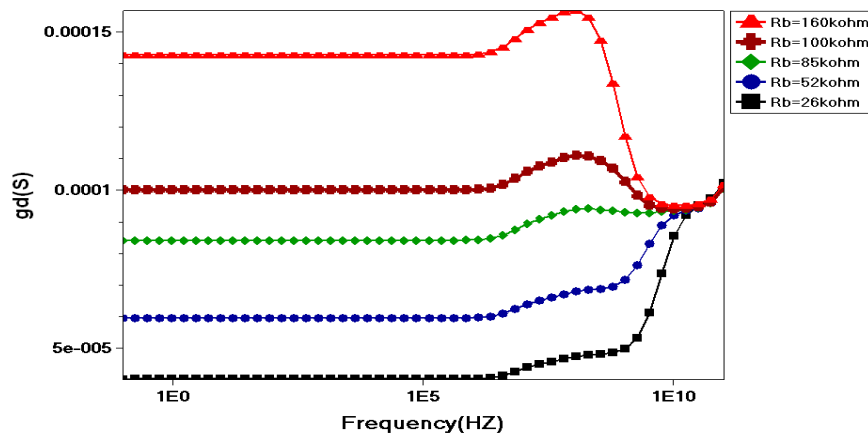
$$HD_3 = \left| \frac{Y_3^2}{Y_1^2} \right| \quad (11)$$

پس از دو پارامتر می توان جهت مقایسه‌ی اثرات غیر خطی در تقویت کننده های نویز پایین استفاده کرد که عبارتند از اعوجاج هارمونیک کلی و نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم.

۴- شبیه سازیها و نتایج به دست آمده

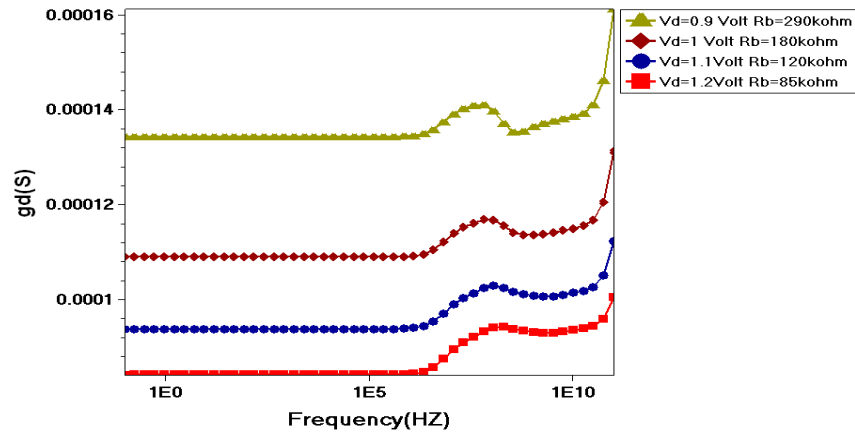
همانگونه که بررسی شد رفتار پرش در پاسخ فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق با اتصال بدنه به مقدار مقاومت بدنه وابسته می باشد که این تغییر رفتار در شکل (۶) به طور کاملاً واضح مشخص می باشد. در این شبیه سازی، ولتاژ گیت و درین اعمالی برابر با 1.2 ولت می باشند. همانگونه که در شکل (۶) مشخص است، هنگامیکه مقاومت بدنه به اندازه کافی کوچک می باشد، رفتار ماسفت همان رفتار ماسفت سیلیکون بر روی عایق با اتصال بدنه می باشد و یک پرش بزرگ افزایشی در فرکانسهای بالا در پاسخ فرکانسی هدایت خروجی به وجود می آید. اما با زیاد شدن مقاومت بدنه هنگامی که از حدود 85 کیلو اهم بیشتر شود، ماسفت سیلیکون بر روی عایق با اتصال بدنه همانند ماسفت سیلیکون بر روی عایق با بدنه‌ی شناور عمل می کند و یک پرش کاهشی در پاسخ فرکانسی هدایت خروجی به وجود می آید. حال شبیه سازی برای ماسفت طراحی شده با طول کانال

45 نانومتر برای ولتاژهای درین 0.9 تا 1.2 ولت با استفاده از نرم افزار شبیه ساز ISE-TCAD پیاده می شود و مقاومتهای بدنه که باعث بدون پرش شدن پاسخ فرکانسی هدایت خروجی می شود به دست آورده می شوند که نتایج در شکل (۷) نشان داده شده است. همانگونه که در نمودار شکل (۷) مشخص می باشد، هرچه ولتاژ درین افزایش می یابد، برای رسیدن به پاسخ فرکانسی هدایت خروجی بدون پرش، به مقاومت بدنه‌ی کمتری نیاز می باشد. از طرفی هرچه مقدار مقاومت بدنه افزایش یابد، مقدار هدایت خروجی نیز افزایش می یابد. با توجه به مقادیر ولتاژ درین و مقاومت بدنه‌ای که در این مقادیر دیگر اثری از پرش مقاومت بدنه در پاسخ فرکانسی هدایت خروجی نمی باشد، نموداری به نام نمودار بدون پرش به دست می آید (شکل (۸)). در این نمودار، ولتاژ درین بر حسب مقاومت بدنه و همچنین مقادیر هدایت خروجی بر اساس این مقادیر مقاومت بدنه و ولتاژ درین ترسیم می شوند. پس می توان با توجه به مقادیر ولتاژ درین و مقاومت بدنه از روی نمودار بدون پرش به پاسخ فرکانسی هدایت خروجی بدون پرش دست یافت. از این به بعد، ماسفت سیلیکون بر روی عایق با اتصال بدنه‌ای که پاسخ فرکانسی هدایت خروجی آن دارای پرش فرکانسی به دلیل مقاومت بدنه نمی باشد، ماسفت سیلیکون بر روی عایق بدون پرش نامیده می شود. حال باید دید که این حذف پرش موجود در پاسخ فرکانسی هدایت خروجی چه تاثیری بر اعوجاج هارمونیک کلی و نقطه تقاطع دامنه‌ی خروجی هارمونیک اصلی و هارمونیک سوم دارد.



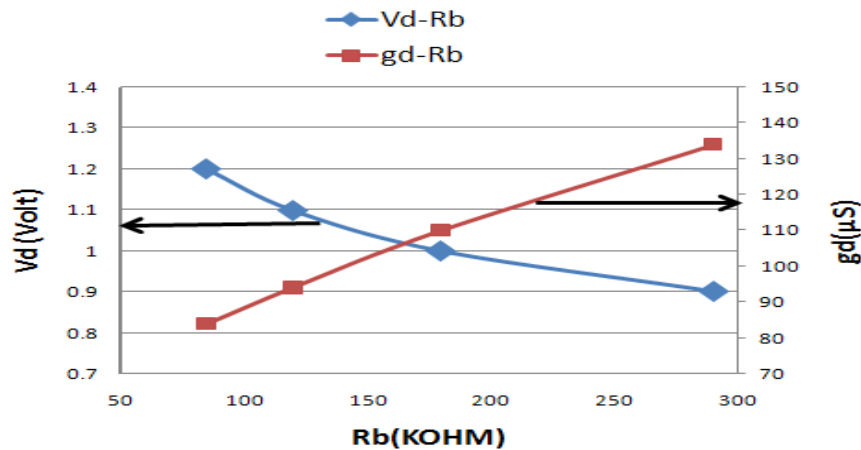
شکل (۶): تغییرات رفتار پاسخ فرکانسی هدایت خروجی با تغییر مقاومت بدنه در یک ماسفت سیلیکون بر روی عایق با اتصال بدنه با طول کانال 45 نانومتر با ولتاژ درین و گیت اعمالی برابر با 1.2 ولت (نتایج شبیه ساز ISE-TCAD)

Fig. (6): The impact of body resistance on the output conductance frequency response of BC SOI MOSFET with L=45nm and Vd=Vg=1.2 Volt (Results of ISE-TCAD Simulator)



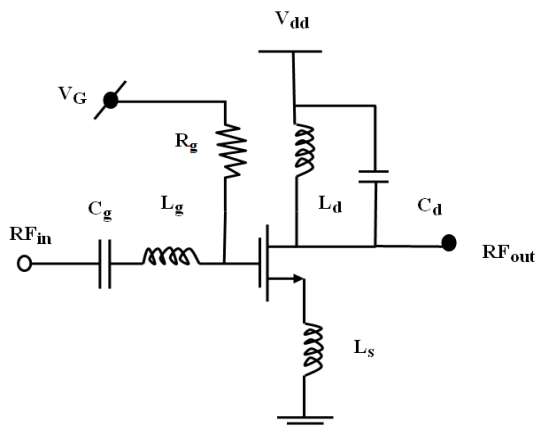
شکل (۷): پاسخ فرکانسی هدایت خروجی بدون پرش در ماسفت سیلیکون بر روی عایق با اتصال بدنه با طول کانال 45 نانومتر به ازای ولتاژهای درین و مقاومت‌های بدنه متفاوت (نتایج شبیه ساز ISE-TCAD)

Fig. (7): Transition Free output conductance frequency response of BC SOI MOSFET with $L=45\text{nm}$ and various drain voltages and body resistances (Results of ISE-TCAD Simulator)



شکل (۸): نمودار ولتاژ درین - مقاومت بدنه و هدایت خروجی - مقاومت بدنه در ماسفت سیلیکون بر روی عایق بدون پرش

Fig. (8): Vd-Rb (diamonds) and gd-Rb (squares) characteristics of TF SOI MOSFET



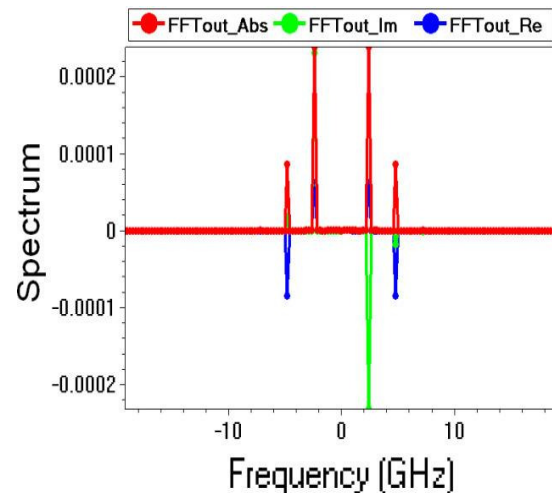
شکل (۹): ساختار تقویت کننده نویز پایین مورد بررسی در شبیه سازی با یک ماسفت سیلیکون بر روی عایق

Fig. (9): Structure of the simulated common source low noise amplifier (LNA) with the use of SOI MOSFET

جهت بررسی اینکه حذف پرش موجود در پاسخ فرکانسی هدایت خروجی چه تاثیری بر روی خطی بودن مدارات فرکانس بالا می گذارد، یک تقویت کننده نویز پایین طراحی می شود و در ساختار آن یک بار از ماسفت سیلیکون بر روی عایق با اتصال بدنه و بار دیگر از ماسفت سیلیکون بر روی عایق بدون پرش استفاده می شود. ساختار تقویت کننده نویز پایین مورد بررسی در شکل (۹) نشان داده شده است. مقادیر خازن و سلف در درین (C_d) و (L_d) به گونه ای انتخاب می شوند که فرکانس رزونانس مدار برابر با 2.4 گیگاهرتز شود. مقدار ولتاژ بایاسینگ اعمالی به درین و گیت (V_G) و (V_{dd}) برابر با 1.2 ولت می باشد. ورودی سینوسی با فرکانس 2.4 گیگاهرتز و دامنه A به گیت اعمال می شود و خروجی از درین گرفته می شود. خازن C_g یک خازن بزرگ است که در فرکانس مورد نظر اتصال کوتاه می شود. مقدار ولتاژ و جریان نقطه کار به ترتیب برابر با 0.92 ولت و 0.5 میلی آمپر می باشند.

شبهه سازی برای تقویت کننده‌ی نویز پایین طراحی شده که دارای فرکانس رزونانس 2.4 گیگاهرتز می‌باشد انجام می‌شود. در ساختار این تقویت کننده یک بار از ماسفت سیلیکون بر روی عایق با اتصال بدنه و بار دیگر از ماسفت سیلیکون بر روی عایق بدون پرش استفاده می‌شود. فرکانس موج اعمالی ثابت و اثرات غیرخطی برای دامنه‌های متفاوت بررسی می‌شوند. با توجه به جدول (۱)، مقدار اعوجاج هارمونیک کلی در تقویت کننده‌ی نویز پایین با ماسفت سیلیکون بر روی عایق بدون پرش، حدود یک دسی بل نسبت به ماسفت سیلیکون بر روی عایق با اتصال بدنه کمتر شده است. در واقع، درصد بهبود در اعوجاج هارمونیک کلی تقویت کننده‌ی نویز پایین با استفاده از ماسفت سیلیکون بر روی عایق بدون پرش به جای ماسفت سیلیکون بر روی عایق با اتصال بدنه در دامنه‌های متفاوت ورودی اعمال شده حدود 12 درصد می‌باشد. در شکل (۱۱)، مقادیر اعوجاج هارمونیک سوم^۴ در هر دو ساختار نشان داده شده است. همانگونه که مشخص است، مقدار اعوجاج هارمونیک سوم در تقویت کننده با ماسفت سیلیکون بر روی عایق بدون پرش نسبت به ماسفت سیلیکون بر روی عایق با اتصال بدنه، در دامنه‌های کوچکتر حدود چهار دسی بل و در دامنه‌های بزرگتر حدود هشت دسی بل کاهش پیدا کرده است. حال با توجه به رابطه‌ی (۱۰)، هر چه مقدار اعوجاج هارمونیک سوم کمتر شود، مقدار نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم بیشتر می‌شود. با توجه به نمودار شکل (۱۲)، همانگونه که مشخص است مقدار نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم در تقویت کننده با ماسفت سیلیکون بر روی عایق بدون پرش نسبت به ماسفت سیلیکون بر روی عایق با اتصال بدنه، در دامنه‌های کوچک دو دسی بل و در دامنه‌های بزرگتر چهار دسی بل افزایش یافته است.

جهت به دست آوردن اعوجاج هارمونیک کلی و نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم از نرم‌افزار شبهه ساز ISETCAD استفاده شده است. با اعمال ولتاژ سینوسی با فرکانس 2.4 گیگا هرتز به گیت، جریان درین به دست آورده می‌شود و سپس با استفاده از یکی از دقیق‌ترین روشها که همان روش تبدیل فوریه سریع^۸ (FFT) می‌باشد، دامنه‌ی هارمونیکها در خروجی محاسبه می‌شود. خروجی یک مورد از شبهه‌سازیهایی مربوط به FFT در شکل (۱۰) نشان داده شده است. با تبدیل فوریه گرفتن از موج خروجی، قسمتهای موهومی، حقیقی و اندازه‌ی دامنه‌ی هر هارمونیک محاسبه می‌شود.

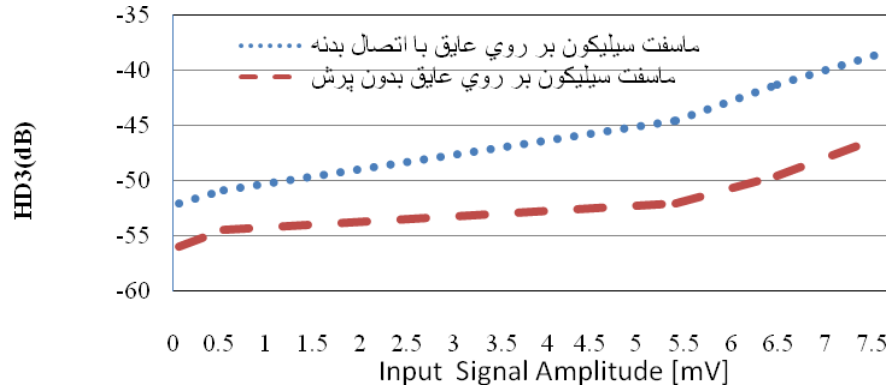


شکل (۱۰): نمودارهای قسمت حقیقی هارمونیکها (نمودار آبی)، قسمت موهومی هارمونیکها (نمودار سبز) و اندازه دامنه‌ی هارمونیکها (نمودار قرمز)
 Fig. (10): Measured real (blue) and imaginary (green) parts and the magnitude (red) of calculated harmonics

Table (1): Comparison of Total Harmonic Distortion in an LNA with two different Mosfet, namely BC SOI and TF SOI (dB)
 جدول (۱): اعوجاج هارمونیک کلی در تقویت کننده‌ی نویز پایین با دو ماسفت سیلیکون بر روی عایق با اتصال بدنه و ماسفت سیلیکون بر روی عایق

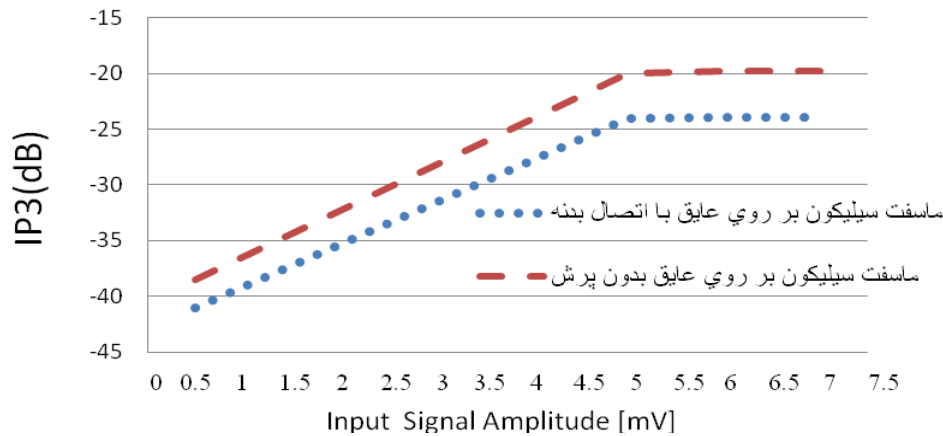
بدون پرش به دسی بل

دامنه‌ی سیگنال ورودی (ولت)	مقدار اعوجاج هارمونیک کلی (دسی بل)	
	ماسفت سیلیکون بر روی عایق با اتصال بدنه	ماسفت سیلیکون بر روی عایق بدون پرش
0.00005	-45.5	-46.5
0.0005	-32.5	-33.5
0.005	-11	-12
0.006	-9.5	-10.5
0.007	-8	-8.9



شکل (۱۱): اعوجاج هارمونیک سوم در تقویت کننده‌ی نویز پایین با استفاده از ماسفت سیلیکون بر روی عایق بدون پرش (خط چین) و ماسفت سیلیکون بر روی عایق با اتصال بدنه (نقطه چین)

Fig. (11): Comparison of HD3 in an LNA with the use of TF SOI (dashed-line) and BC SOI (dots) MoSFETs



شکل (۱۲): نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم در تقویت کننده‌ی نویز پایین با استفاده از ماسفت سیلیکون بر روی عایق بدون پرش (خط چین) و ماسفت سیلیکون بر روی عایق با اتصال بدنه (نقطه چین)

Fig. (12): Comparison of IP3 in an LNA with the use of TF SOI (dashed-line) and BC SOI (dots) MOSFETs

پس از اعمال موج سینوسی در ورودی، از موج خروجی به دست آمده تبدیل فوری گرفته می‌شود تا بتوان مقادیر هارمونیکها را بررسی کرد. با شبیه سازی ساختار تقویت کننده‌ی نویز پایین در شکل (۱۳) در هر دو حالت، مقادیر به دست آمده برای هارمونیکها با هم مقایسه می‌شوند. نتایج به دست آمده از شبیه‌سازی نشان می‌دهد در حالتی که از ماسفتهای سیلیکون بر روی عایق بدون پرش به جای ماسفتهای سیلیکون بر روی عایق با اتصال بدنه در ساختار تقویت کننده استفاده می‌شود حدود 6 dB، 2 dB و 3 dB بهبود به ترتیب در مقادیر اعوجاج هارمونیک سوم، اعوجاج هارمونیک کلی و نقطه تقاطع دامنه خروجی هارمونیک اصلی و هارمونیک سوم به دست می‌آید.

جهت بررسی اینکه آیا با قرار گرفتن تعداد بیشتری ماسفت سیلیکون بر روی عایق بدون پرش باز هم بهبودی در رفتار خطی تقویت کننده‌های نویز پایین ایجاد می‌شود، شبیه‌سازی برای یک تقویت کننده‌ی نویز پایین دیگر که در آن از دو ماسفت سیلیکون بر روی عایق که به صورت کسکد قرار گرفته‌اند نیز انجام می‌شود. در این ساختار که در شکل (۱۳) نشان داده شده است ولتاژ بایاسینگ V_{dd} برابر با 1.2 ولت می‌باشد و مقادیر خازن و سلف در درین به گونه‌ای انتخاب می‌شوند که فرکانس رزونانس برابر با 2.4 گیگاهرتز شود. در یک حالت از شبیه‌سازی از دو ماسفت سیلیکون بر روی عایق بدون پرش (با تنظیم مقادیر مقاومت بدنه) و در حالت دیگر از دو ماسفت سیلیکون بر روی عایق با اتصال بدنه استفاده می‌شود تا بتوان اثر حذف پرش را بهتر بررسی کرد. هر دو ماسفت M_1 و M_2 دارای ساختار کاملاً یکسان و طول کانال برابر با 45 نانومتر می‌باشند. جریان و ولتاژ نقطه کار به ترتیب برابر با 0.3 میلی آمپر و 0.96 ولت می‌باشند. خروجی از درین ماسفت M_2 گرفته می‌شود و ورودی سینوسی با دامنه‌ی A و فرکانس 2.4 گیگاهرتز به گیت ماسفت M_1 وارد می‌شود.

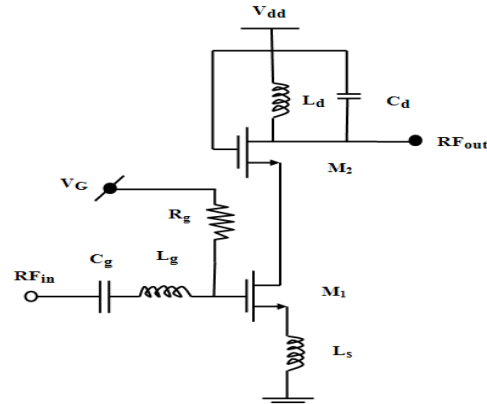
خروجی ماسفت سیلیکون بر روی عایق با اتصال بدنه نباشد و ماسفت، ماسفت سیلیکون بر روی عایق بدون پرش نامیده شد. شبیه‌سازی بر روی ماسفت با طول کانال 45 نانومتر انجام شد و نمودار مهمی به نام نمودار بدون پرش به دست آمد که با انتخاب مقادیر مقاومت بدنه و ولتاژ درین مربوطه از روی این نمودار می‌توان به ماسفت سیلیکون بر روی عایق بدون پرش رسید. اثر حذف پرش بر روی رفتار خطی دو تقویت کننده‌ی نوین پایین بررسی شد. جهت بررسی اثر پرش بر روی پارامترهایی همچون THD و IP3، در ساختار تقویت کننده‌ها یک بار از ماسفت سیلیکون بر روی عایق با اتصال بدنه و بار دیگر از ماسفت سیلیکون بر روی عایق بدون پرش استفاده شد. مشاهده شد که با حذف پرش موجود در پاسخ فرکانسی هدایت خروجی، نه تنها مقدار THD کاهش پیدا کرد بلکه پارامتر مهم دیگری به نام IP3 که امروزه پارامتر مهمی در طراحی مدارات فرکانس بالا می‌باشد افزایش پیدا کرد. با توجه به این بهبودها در رفتار خطی تقویت کننده‌ی نوین پایین، ماسفت سیلیکون بر روی عایق بدون پرش بر ماسفت سیلیکون بر روی عایق با اتصال بدنه در مدارات RF که اثرات خطی از اهمیت بالاتری نسبت به سایر ویژگیها برخوردارند، ترجیح داده می‌شود.

پی‌نوشت:

- 1- Kink
- 2- Total Harmonic Distortion
- 3- Third Intercept point
- 4- Low Noise Amplifier
- 5- Technology Computer Aided Design
- 6- Mobility
- 7- nth Harmonic Distortion
- 8- Fast Fourier Transform
- 9- Third Harmonic Distortion

مراجع

- [1] G.G. Shahidi, IBM J.RES. & DEV., Vol.46, No.2/3, MARCH/MAY 2002.
- [2] Shahidi, et al, IBM DAMOCLES tutorial. Available at: www.research.ibm.com/DAMOCLES/html_file/segii.html
- [3] Y-C. Tseng, W.M. Huang, D.J. Monk, P. Welch, J.C.S. Ford JmandWoo, "AC floating body effects and the resultant analog circuit issues in submicron floating body and body-grounded SOI MOSFET's", IEEE Trans. Elec. Dev., Vol.46, pp.1685-92, 1999.
- [4] C.F. Edwards, W. Redman-White, B.M. Tenbroeck, M.S.L. Lee, M.J. Uren, "The effect of body contact series resistance in SOI CMOS amplifier stage", IEEE Trans. Elec. Dev., Vol.44, pp.2290-4, 1997.
- [5] ISE Systems, TCAD Suit, <http://www.ise.com>.
- [6] V. Kilchytska, D. Levacq, D. Lederer, J-P. Raskin, D. Flandre, "Floating effective back gate effects on the small-signal output conductance of SOI MOSFETs Electron Device", Lett.24, pp.414-6, 2003.
- [7] V. Dessard, B. Iniguez, S. Adriaensen, D. Flandre, "SOI n-MOSFET low-frequency noise measurements and modeling from room temperature up to 250 °C", IEEE Trans. Elec. Dev., Vol.49, pp.1289-95, 2002.
- [8] R. Howes, W. Redman-White, "A small-signal model for the frequency-dependent drain admittance in floating-substrate MOSFETs", IEEE J. Solid-State Circuits, Vol.27, pp.1186-92, 1992



شکل (۱۳): ساختار تقویت کننده‌ی نوین پایین مورد بررسی در شبیه‌سازی با دو عدد ماسفت سیلیکون بر روی عایق به صورت کسکد
 Fig. (13): Structure of simulated cascade LNA with the use of 2 SOI MOSFETs

۵- نتیجه گیری

در این مقاله، در ابتدا وابستگی پرش فرکانسی هدایت خروجی ماسفت سیلیکون بر روی عایق با اتصال بدنه به مقاومت بدنه بررسی شد. نشان داده شد که هنگامی که مقدار مقاومت بدنه به اندازه‌ی کافی کوچک باشد، یک پرش افزایشی در پاسخ فرکانسی هدایت خروجی به وجود می‌آید و با افزایش مقدار مقاومت بدنه، این پرش به یک پرش کاهشی تبدیل می‌شود و رفتار ماسفت به صورت یک ماسفت سیلیکون بر روی عایق با بدنه شناور می‌شود. سپس، مدل سیگنال کوچک این ماسفت مورد بررسی قرار گرفت و دلیل وجود این پرشها که از یک جفت صفر و قطب تشکیل شده‌اند مشخص شد. با بررسی روابط، این نتیجه حاصل شد که تنها با تنظیم مقاومت بدنه و ولتاژ درین، می‌توان به گونه‌ای ماسفت را طراحی کرد که دیگر اثری از این پرش در پاسخ فرکانسی هدایت

- [16] M. Jafari, S. Kasaei, "An efficient intra-prediction b mode decision algorithm for H.263 to H.264 btranscoding", 10th IEEE Inte. Conf. on Comp. Sys. and Appl., pp.1082-1089, march 2006.
- [17] M. Jafari, S. Kasaei, "Prioritisation of data partitioned MPEG4 video over GPRS/EGPRS mobile networks", Asian Inte. Eng. Conf. (AINTEC), Tailand, pp.68-82, Dec. 2005.
- [18] I. Richardson, "H.264/MPEG-4 part 10 white paper", Available: <http://www.vcodex.fsnet.co.uk/resources.html>.
- [19] C. Kim, H.H. Shih, C.C.J. Kuo, "Feature-based intra prediction mode decision for h.264", In Proc. IEEE Inte. Conf. on Ima. Proc., 2004.
- [20] Y.Wen Huang, B.Yu Hsieh, S.Yi Chien, S. yih Ma, L. Gee Chen, "Analysis complexity reduction of multiple reference frames motion estimation in H.264/AVC", Feb. 2006.
- [21] G. Sullivan, "Recommended simulation common conditions For H.26L coding efficiency experiments on low resolution progressive scan ource material", Presented at the 14thVCEG- N81 Meeting, Santa Barbara, CA, Sep. 2001.
- [22] J. Gang-yi, L. Shi-ping, Yu Mei, Li Fu-cui, "An efficient fast mode selection for intra-prediction", IEEE Int. Work. VLSI Des. & Vid. Tech., China, pp. 57-360, May 2005.
- [23] P. Yin, H.C Tourapis, A.M. Toupis, J. Boyce, "Fast mode decision and motion estimation for JVT/H.264", Proc. Int. Conf. on Ima. Proc., Barcelona, Spain, Vol.3, pp.14-17, 2003.
- [24] K.P Lim, S. Wu, D.J. Wu, S. Rahardja, X. Lin, F. Pan, Z.C. Li, "Fast inte mode selection", 9th Joint Video Team (JVT) Mtg, San Diego, CA, USA, Sep. 2003.
- [25] H. Kim, Y. Altunbasak, "Fast mode decision for inter prediction in H.264", ICIP, Singapore, 2004.
- [26] Y.H. Kim, J.W. Yoo, S.W. Lee, J. Shin, "Adaptive mode decision for H.264 encoder", In Electronic Letters, Vol.40, No.19, Sep. 2004.
- [27] A.C. Yu, G. Martin, "Advanced block size selection algorithm for inter frame coding in H.264/MPEG-4 AVC", In ICIP 2004, Singapore, 2004.
- [28] Q. Dai, D. Zhu, R. Ding, "Fast mode decision for inter prediction in H.264", In ICIP 2004, Singapore, 2004.
- [29] M. Jafari, S. Kasaei, "Fast intra and inter prediction mode decision in H.264 advanced video coding", IJCSNS, May 2008.